

출력 일자: 2003/10/1

발송번호 : 9-5-2003-038524786

발송일자 : 2003.09.30

제출기일 : 2003.11.30

수신 : 서울 강남구 역삼동 831번지 해천빌딩

1405호(특허법률사무소)

조의제 귀하

135-080

특허청 의견제출통지서

출원인 명칭 엔이씨 일렉트로닉스 코퍼레이션 (출원인코드: 520020416681)
주소 일본 211-8668 가나가와켄 가와사끼시 나카하라구 시모누마베 1753
대리인 성명 조의제
주소 서울 강남구 역삼동 831번지 해천빌딩 1405호(특허법률사무소)
출원번호 10-2001-0053366
발명의 명칭 반도체장치

이 출원에 대한 심사결과 아래와 같은 거절이유가 있어 특허법 제63조의 규정에 의하여 이를 통지 하오니 의견이 있거나 보정이 필요할 경우에는 상기 제출기일까지 의견서[특허법시행규칙 별지 제 25호의2서식] 또는/및 보정서[특허법시행규칙 별지 제5호서식]를 제출하여 주시기 바랍니다. (상기 제출기일에 대하여 매회 1월 단위로 연장을 신청할 수 있으며, 이 신청에 대하여 별도의 기간연장 승인통지는 하지 않습니다.)

[이유]

이 출원의 특허청구범위 제1항에 기재된 발명은 그 출원전에 이 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 아래에 지적한 것에 의하여 용이하게 발명할 수 있는 것이므로 특허법 제29조 제2항의 규정에 의하여 특허를 받을 수 없습니다.

[아래]

본원발명 청구항 제1항의 요지는 평탄하지 않는 금속판을 이용하여 리드단자와 반도체칩의 전극을 연결하여 접착 신뢰도를 높일 수 있는 기술의 제공에 있으나, 이는 일본공개특허공보 평 4-328839(1992.11.17.)에서 도출된 본딩와이어를 사용하여 리드와 반도체칩의 전극을 연결하는 기술로부터 본원 기술 분야에서 통상의 기술을 가진 자의 수준에서 용이하게 발명할 수 있습니다.

[첨부]

첨부1 일본공개특허공보 평04-328839호(1992.11.17) 1부 끝.

2003.09.30

mailing date

특허청

심사4국

반도체2심사담당관실

심사관 유환철



<<안내>>

문의사항이 있으시면 ☎ 042-481-5743 로 문의하시기 바랍니다.

특허청 직원 모두는 깨끗한 특허행정의 구현을 위하여 최선을 다하고 있습니다. 만일 업무처리과정에서 직원의 부조리행위가 있으면 신고하여 주시기 바랍니다.

▶ 홈페이지(www.kipo.go.kr)내 부조리신고센터

(訳文)

特許庁
意見提出通知書

出願人氏名 NECエレクトロニクス株式会社
住所 日本国神奈川県川崎市中原区下沼部1753
代理人氏名 趙義済
住所 ソウル市江南区駅三洞831 惠泉ビル1405号
出願番号 : 10-2001-0053366
発明の名称 : 半導体装置

この出願に対する審査の結果、次のような拒絶理由があつて特許法第63条の規定によりこれを通知しますので、意見があるかまたは補正が必要な場合には2003年11月30日までに意見書[特許法施行規則別紙第25号の2書式]または／及び補正書[特許法施行規則別紙第5号書式]を提出願います(上記提出期間については毎回1ヶ月単位で延長申請することができますが、期間延長の承認通知は別途に致しません)。

理 由

この出願の特許請求範囲第1項に記載された発明は、その出願前にこの発明の属する技術分野での通常の知識を有する者が下記に指摘したところにより容易に発明できたものであるから、特許法第29条第2項の規定により特許を受けることができない。

記

本願発明の請求項第1項の要旨は、平坦でない金属板を用いて、リード端子と半導体チップの電極を接続して接着信頼度を高めることができる技術の提供にあるが、これは日本公開特許公報平4-328839号(1992.11.17公開)でめっきされたボンディングワイヤを用いてリードと半導体チップの電極を接続する技術に基づいて本願技術野での通常の知識を有する者のレベルで容易に発明できたものである。

[添付]

添付1 日本公開特許公報平4-328839号(1992.11.17) 1部 以上

2003.09.30

特許庁

審査4局

半導体2審査担当官室

審査官 劉煥喆(印)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-328839

(43) 公開日 平成4年(1992)11月17日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H 0 1 L 21/60	3 0 1 F	6918-4M		
21/50	H	7220-4M		

審査請求 未請求 請求項の数3 (全 6 頁)

(21) 出願番号 特願平3-98901

(22) 出願日 平成3年(1991)4月30日

(71) 出願人 000005120

日立電線株式会社

東京都千代田区丸の内二丁目1番2号

(72) 発明者 柳 田 護

茨城県日立市助川町3丁目1番1号 日立

電線株式会社電線工場内

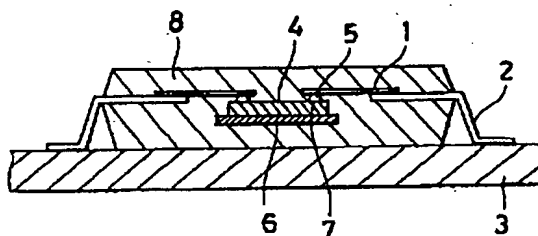
(74) 代理人 弁理士 渡辺 望穂

(54) 【発明の名称】 半導体装置

(57) 【要 約】

【目的】 LSIなどの半導体素子とリードフレームや基板との接合にボンディングワイヤを用いる半導体パッケージにおいて、パッケージの薄型化が可能で、ボンディングワイヤ長が短く、短絡の恐れがなく、電気特性に優れた一括ボンディングが可能な半導体装置の提供。

【構成】 半導体素子を内蔵した半導体パッケージにおいて、前記半導体素子とリードフレームまたは基板とが予めめっき法により作製されたボンディングワイヤによって接続されている半導体装置。



(2)

特開平4-328839

1

2

【特許請求の範囲】

【請求項1】 半導体素子を内蔵した半導体パッケージにおいて、前記半導体素子とリードフレームまたは基板とが予めめっき法により作製されたボンディングワイヤによって接続されていることを特徴とする半導体装置。

【請求項2】 前記ボンディングワイヤは、テープキャリアまたは前記基板上に、それらの接続位置に対応させて厚めっきされている請求項1に記載の半導体装置。

【請求項3】 前記ボンディングワイヤは、銅めっきよりなり、その上部に銅めっきを有する請求項1または2に記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、LSIなどの半導体素子を外部容器のリードフレームあるいは半導体素子を搭載する回路基板の端子部にボンディングワイヤにより接続して実装した半導体装置に関するものである。

【0002】

【従来の技術】 従来、半導体パッケージではLSIとリードフレームの接合をボンディングワイヤにより行っていた。図8は、従来の一般的な半導体パッケージの断面構造を示す断面図であり、図9は、従来の半導体パッケージのボンディングワイヤによる接続部分を示す拡大斜視図である。これらの図に示すように、金(Au)線などの従来のボンディングワイヤ21の一方の先端は、ボンディングツール23の加熱により先端にボール22が形成され、ダイパッド6上のLSI4の電極7と熱圧着接合される。ボンディングワイヤ21は通常金線で35〜50mmφのものが使用される。電極7はアルミ蒸着膜である。ボンディングワイヤ21の他端はリードフレーム2の先端に超音波ボンディング法により接続される。このようにLSI4側にボール22を形成して接合する方法はボールボンディング法と呼ばれLSI4の電極7に対してボンディングワイヤ21は直角に接続される。このためワイヤボンディング法ではボンディングワイヤ21により一定のループ高さで接続される。

【0003】

【発明が解決しようとする課題】 ところで、上述した従来のボンディングワイヤ21による接合には以下のような問題がある。

1. 従来のボンディングワイヤ21を用いる接合においては、ボンディング時の熱により、LSI4の電極7に形成されるボール22の首の部分の部分が弱くなり、ある程度引っ張られると、ボール22の首のところから折れる現象、いわゆるネッキングが生じる。このボールボンディングにおけるネッキングを防ぐためワイヤボンディング法における接合においてはボンディングワイヤに一定のループ高さが必要となる。このためパッケージの厚さを減少できず、また、パッケージの幅形状も大きくなる。

2. このためボンディングワイヤのワイヤ長を短くでき

ず、接続抵抗が大きくなる。

3. ボンディングワイヤの断面が円形のため、インダクタンスLが大きくなり、クロストーク大となる。

4. ボンディングワイヤ1本の接続に約0.1秒を要し多ピンの場合、ピン数の増加につれて生産量がダウンする。約300ピンの時、約30秒の接続時間を要する。

5. 多ピンの場合ボンディングワイヤのループの間隔がせまくなり、短絡をおこす場合がある。

6. 所定のピン数に対して一定の金線長が必要で高価であり、多ピンの場合さらに高価となる。

【0004】 ところで、ボンディングワイヤを用いずに、半導体素子の電極とテープキャリアのリードフレームのインナーリードとを一括ボンディングする方法も種々提案されている(例えば、特開平02-22850号公報、同02-121343号公報、同02-215145号公報等)。ところで、本出願人の出願による特開平02-22850号公報に開示されたリードフレームでは、インナーリードのみを金属箔エッチングパターンにより形成し、アウターリードを金属板によって形成することにより多ピン化および微細化に対応しているが、半導体素子の電極との接続のため、半導体素子を格納するデバイスホールにインナーリードを突き出す必要がある。しかし、デバイスホールに突出したインナーリード、いわゆるフィンガーは曲がりやすく、特に小ピッチでは歩留りが悪く問題となっている。

【0005】 また、特開平02-215145号公報に開示されたテープキャリアでは、スパッター蒸着によってポリイミドなどのテープ上に金属被膜を主体とする金属箔層をエッチングまたはフラッシュエッチングして得られたリードフレームのインナーリードを支持するテープに穿孔して電極部を形成した後、インナーリード下のテープを薄肉化して電極部を突出させることにより、微細化を可能とし、インナーリードに充分なフィンガー強度付与している。しかし、この方法は複雑な工程を必要とするという問題があるし、用いるテープ面積が大きいため、先端のみを用いるのは不経済であり、高価なポリイミドフィルムを多量に使用することとなり、全体が高価になりがちであるという問題もある。

【0006】 本発明の目的は、上記従来技術の問題点を解消し、LSIなどの半導体素子とリードフレームや基板との接合にボンディングワイヤを用いる半導体パッケージにおいて、パッケージの薄型化が可能で、ボンディングワイヤ長が短く、短絡の恐れがなく、電気特性に優れた一括ボンディングが可能な半導体装置を提供することにある。

【0007】

【課題を解決するための手段】 上記目的を達成するために、本発明は、半導体素子を内蔵した半導体パッケージにおいて、前記半導体素子とリードフレームまたは基板とが予めめっき法により作製されたボンディングワイヤ

(3)

特開平4-328839

3

によって接続されていることを特徴とする半導体装置を提供するものである。

【0008】前記ボンディングワイヤは、テープキャリアまたは前記基板上に、それらの接続位置に対応させて厚めっきされているのが好ましく、また、前記ボンディングワイヤは、銅めっきよりなり、その上部に錫めっきを有する。

【0009】

【発明の作用】本発明の半導体装置は、LSIなどの半導体素子の電極とリードフレームまたは基板との接続にめっきにより形成されたボンディングワイヤを用いたものである。そして、好ましくは、このボンディングワイヤは、パッケージのリードフレームまたは基板上に、ボンディング位置座標に位置合わせして厚めっきすることにより形成され、また、このめっきは銅めっきであり、さらに必要に応じ、この銅めっき上に錫めっきされている。また、好ましくは、めっき製のボンディングワイヤの片端または両端にパンプが形成されている。さらに好ましくは、LSIなどの半導体素子とリードフレームまたは基板は一括ボンディングされる。ここで、半導体素子とリードフレームまたは基板とをめっきボンディングワイヤで接続する際に、ボンディングワイヤをリードフレームの先端に予め接続し、その後半導体素子を接続する場合、半導体素子に予め接続し、その後リードフレームまたは基板に接続する場合、および両接続を同時に一括して行う場合のいずれを採用してもよい。

【0010】このような構成を有するため、本発明の半導体装置は、薄型パッケージとすることができ、ボンディングワイヤの長さを短縮でき、全体を小型化することができる。しかも、本発明の半導体装置は短絡も生じないし、クロストークもなく電気特性に優れている。また、この装置は、半導体素子とボンディングワイヤ、リードフレームまたは基板とボンディングワイヤ、あるいはその両者間の接合を一括ボンディングすることも可能である。また、上記各特徴を有し、また金線が不要とすることができるので、パッケージコストを低減できる。

【0011】

【実施例】以下に、本発明に係る半導体装置を添付の図面に示す好適実施例を参照して詳細に説明する。

【0012】図1は、本発明の半導体装置の構造の一実施例を示す断面図である。同図において、1は本発明の最も特徴的なめっきにより形成されたボンディングワイヤ（以下、めっきボンディングワイヤという）である。めっきボンディングワイヤ1の一端はリードフレーム2の一端はリードフレーム2の一端に直接熱融着され、他端はダイパッド6上のLSI4の対応する電極7にパンプ5を介して熱融着されている。このようにリードフレーム2とめっきボンディングワイヤ1により接続されたLSI4は樹脂8によりモールドされている。このような樹脂モールド半導体装置はプリント基板3にリードフ

4

レーム2の外端によって接続される。

【0013】ここで、本発明の最も特徴とするめっきボンディングワイヤ1の構造と製造方法およびLSI4の電極7およびリードフレーム2への接続方法について図2、図3および図4に基づいて説明する。まず、図2および図4に示すように、ポリイミド製のテープキャリア9の全面に蒸着法により銅の薄膜12を形成し、次にホトレジストインク10を全面にコートし、露光現像によりパターンを作る。このパターン上に電気めっき法によって、銅めっき厚付けを施し、めっきボンディングワイヤ1を形成する。めっき電流は銅蒸着薄膜を通して供給される。こうして、図2に示すようなテープキャリアのめっきパターンが得られる。この方法により作ったボンディングワイヤ1の1本の拡大図を図3に示す。電気めっき液には、例えば硫酸銅めっき浴を用いることができ、このめっき浴中で所定電流密度で所定時間めっきすることにより所定のめっき厚さの銅めっきを形成することができる。このめっき法によってポリイミド9上に形成されているボンディングワイヤ1の断面を図4に示す。ここで銅めっきのめっき厚さはホトレジストの厚さより厚くすることにより、めっきをホトレジスト10の上部に顔を出させることができる。この理由は接続を容易にするためであるが、図4に示すように上部でめっきは横方向にも進むので若干、上部が広がって形状となるが、これは逆に接続点の面積が大きくなり信頼性上好ましい結果ともなる。ここでめっき厚さ、すなわちめっきボンディングワイヤ1の厚さは、特に制限的ではなく、必要なピン数に応じて適宜選択すればよい。また、めっき形状、すなわちめっきボンディングワイヤ1の形状および寸法も特に制限的ではなく、必要に応じて適宜選択すればよいが、断面形状は、ホトレジストが露光により除去された溝の断面形状となるため、矩形状となり、クロストークを生じにくい。このめっきボンディングワイヤ1の上面にさらに無電解銅めっき13を施すことにより、LSIの接続性をさらに高めることができる。すなわち、めっきボンディングワイヤ1とLSI4との接合にはLSIのアルミ電極上には金蒸着を施しておき、Au-Snの共晶接合法を採用することができる。ボンディングワイヤ1によるLSI4の電極7とリードフレーム2との接続は、図5に示すように、LSI4の電極部7およびリードフレーム2に位置合わせしてポリイミド9の裏側から加熱ツール14を用いて行うことができる。また、リードフレーム2側には先端にAgのめっきを施すことにより、リードフレーム2とボンディングワイヤ1とAg-Snの拡散接続法により接続される。ここで、加熱ツール14の温度および時間は、LSI4の電極部7およびリードフレーム2とボンディングワイヤ1との間の熱融着を確実に行うことができれば、どのような温度、時間であってもよいが、例えば、ボンディングワイヤ1とLSI電極7とのAu-Snの共晶接合お

(4)

特開平4-328839

5

よびボンディングワイヤ1とリードフレーム2とのAg-Snの拡散接合とを行うことができるように、450℃で10秒間加熱すればよい。ところで、加熱ツール14の熱はポリイミド9を通して伝達されるが、ポリイミド9はツール加熱条件、例えば、450℃、10秒の加熱には十分耐えることができる。接続時最下層の蒸着膜12とポリイミド9の密着は弱いので弱い力でポリイミド9から剥離する。また、蒸着膜12は薄いために膜は切れて容易に接続側に転写される。

【0014】ここで、ボンディングワイヤ1によるリードフレーム2とLSI4との接続前にホトレジストインク10を剥離して、蒸着膜12を剥離除去してもよい。この場合には、作業は2工程増えるが以下の認識の点で有利である。すなわち、接続時、ポリイミドテープ9として透明なうすい色のついたポリイミドを用いることにより、LSI4の電極7およびリードフレーム2とボンディングワイヤ1との位置合わせを容易に行うことができる。

【0015】また、第6図および第7図に示すように、接続の信頼性を高めるために、めっきボンディングワイヤ1の両端にめっきパンプ11を形成してもよい。この場合は、ホトレジスト10の上にさらにホトレジスト10を施して2回のめっき厚付けを行なう。めっきパンプ11はめっきボンディングワイヤ1の上部に盛り上がった構造となっている。

【0016】めっきボンディングワイヤ1のパターンはLSI4の電極7の位置とリードフレーム2の先端位置と対応しており、そのまま位置認識にかけて接続できる。ポリイミドは通常、50μmとうすいため光を透過できるので認識が可能であるので、前記の蒸着の薄い膜12を除去する方法が、この点では有利である。蒸着薄膜12を除去しない時は、パターンの位置をCCDカメラで初期認識をかけておきその位置にLSI4を送り込む。このため後補正ができない欠点がある。蒸着薄膜12を除去する方法は透過光で観察（モニターをかけながら）しながら接続できる点で有利である。

【0017】本発明の半導体装置においては、上述したようにボンディングワイヤ1をポリイミドフィルム9などの基板上にめっき法で作製、位置合わせしてLSI4とリードフレーム2との接続を行うことを特徴としているが、本発明は特にこれに限定されるわけではなく、LSI4などの半導体素子をリードフレームではなく、プリント基板、マルチチップ基板等の基板に直接に本発明に用いられるボンディングワイヤにより接続する場合も、本発明の範囲に含まれる。

【0018】また、本発明に用いられるボンディングワイヤをベアチップ等でハイブリット基板等に直接に搭載して使う場合も本発明の範囲に含まれる。

【0019】また、本発明に用いられるボンディングワイヤを無電解めっき法で作られる場合も本発明の範囲に

6

含まれる。この場合は蒸着膜が不要となるがPdの活性化処理が必要となる。

【0020】また、本発明に用いられるボンディングワイヤは銅めっきが好ましいが、金めっきなどであってもよい。

【0021】本発明の半導体装置を製造する場合には、めっきボンディングワイヤをリードフレームまたは基板の先端にあらかじめ、接続しておき、その後LSIなどの半導体素子を接続する場合、およびLSIなどの半導体素子側にはじめに接続しておき、その後にリードフレームまたは基板の先端に接続する場合も本発明に含まれる。

【0022】（実施例1）まず、ポリイミド製のテープキャリア9（厚さ50μm）にめっきボンディングワイヤ1をめっき法により作った。すなわち、まずポリイミド9の全面に蒸着法により400Åの銅の薄膜を作った。次にホトレジストインク10を全面にコートし、露光現象によりパターンを作った。このパターン上に電気めっき法に、銅めっき厚付けを施した。めっき電流は銅蒸着薄膜を通して供給される。この方法により図3に拡大して示すようなボンディングワイヤ1が図2に示すようなテープキャリアのめっきパターンで得られた。電気めっき液には硫酸銅めっき浴を用い、めっき厚さ35μmを約5分で形成できた。このめっき法によるボンディングワイヤ1の断面を図4に示すようなものであった。ホトレジスト10の厚さは25μmであり、めっきは約10μmその上部に顔を出させた。この理由は接続を容易にするためであるが、図4に示すように上部でめっきは横方向にも進むので若干、上部が広がった形状となるが、これは逆に接続点の面積が大きくなり信頼性上好ましい結果ともなった。このめっきボンディングワイヤ1の上面にさらに0.5μmの無電解銅めっき13を施した。LSI4の接続性を再にも高めるためである。すなわちLSI4のアルミ電極7上には400Åの金蒸着を施しておき、Au-Snの共晶接合法を採用した。接続は、図5に示すように、LSI4の電極部7に位置合わせしてポリイミド9の裏側から加熱ツール14を用いて行った。ツール温度は450℃、時間は10秒を要した。図2にはボンディングワイヤ1の数は省略して描いてあるがワイヤの数は304が4方向に均一に76本ずつ等間隔に並んでいる。この304ピンを10秒間で一回で接続できた。またリードフレーム側には先端に4μmのAgのめっきを施した。リード側はAg-Snの拡散接続法により接続された。ポリイミドは450℃、10秒の加熱には十分耐えることができた。接続時最下層の400Åの蒸着膜とポリイミドの密着は弱いので弱い力でポリイミドから剥離した。また、蒸着膜は薄いために膜は切れて容易に接続側に転写された。この方法とは別に接続前にホトレジストインクを剥離して、蒸着膜を剥離除去する方法も試みた。この作業は工程が2つ増え

(5)

特開平4-328839

7

るが後述の認識の点で有利であった。図4の寸法をさらに詳しく説明すると、幅は40 μ m、長さは1.5mmであった。従って、図2にパターンを拡大して描いたが、実際には非常に小さい。LSIチップの寸法は11.0mm角なので35mm幅のテープキャリアを用いる場合、余裕を持って22段配列も可能で、テープを節約することができる。また70mm幅キャリアの場合は4段の配置も可能である。

【0023】(実施例2) 実施例1において電気銅めっきの代りに電気金めっきを用いた。

【0024】(実施例3) 接続の信頼性を高めるために、めっきボンディングワイヤ1の両端にめっきパンプ11を形成した。この場合はホトレジスト10の上にさらにホトレジスト10¹を施して2回のめっき厚付けをおこなった。めっきパンプ11の高さは20 μ mなのでめっきボンディングワイヤの上部に20 μ m盛り上がった構造となっている。実施例1、2、3共にめっきボンディングワイヤのパターンはLSIの電極の位置とリードフレームの先端位置と対応しており、そのまま位置認識にかけて接続できた。ポリイミドは50 μ mと小さいため光を透過できるので記載が可能であるので、前記の蒸着の薄い膜を除去する方法が、この点では有利であった。蒸着薄膜を除去しない時は、パターンの位置をCCDカメラで初期認識をかけておきその位置にLSIを送り込んだ。蒸着薄膜を除去する方法は透過光で観察(モニターをかけながら)しながら接続できる点有利であった。

【0025】

【発明の効果】以上、詳述したように本発明の半導体装置によれば、以下のような効果を有する。

1. パッケージの小型化が達成できる。例えば、薄型パッケージとしてTAB等を用い、0.5mmのパッケージが提案されているが、本発明によれば、これと同等のパッケージを作ることができる。LSIなどの半導体素子の厚さは0.2mmまで薄型加工が可能となっており、本発明の場合銅箔厚さ35 μ mで、従来のワイヤボンディングのような0.2~0.3mmのループ高さ分が必要ないため、0.5mm程度の薄型パッケージが実現できる。

2. ボンディングワイヤの接続長の短縮が可能である。従来のワイヤボンディングの場合、ループ高さの関係から、ワイヤ長は0.7~1.0mmが実現可能な最短長であり、通常は1.4~2.0mm必要である。従ってパッケージの幅寸法も大となり、全体パッケージ形状も大となるが、これに対して本発明によれば、接続長、0.5mmが可能となるので、この分パッケージ全体の形状を小さくできる。

3. 電気特性が良好である。ワイヤ長の短縮は接続抵抗の低下となり、信号の減衰を小さくできる。またワイヤ断面は矩形なのでインダクタンスが小さくなり、ノイズ

8

低下につながる。

4. 一括接続が可能である。300ピンを10秒間で接続でき、ワイヤボンディングと比較して大幅な生産性の向上につながる。

5. 短絡の心配がない。ループ曲線部がなく、ワイヤ間短絡の心配がない。

6. 金線が不要となりパッケージコストを低減できる。

7. TABテープのインナーリードをボンディングワイヤとして用いる方法もあるが、デバイスホールに突き出したインナーリードは、曲がりやすく、特に小ピッチでは歩留りが悪く問題になっている。またテープ面積が大きいため、先端のみを用いるのは不経済となる。本発明はボンディングワイヤのみを作るので、安価に製造が可能となる。また銅箔と比較して無欠陥にできる。

【図面の簡単な説明】

【図1】本発明に係る半導体装置の一実施例の断面形状を示す断面図である。

【図2】本発明に用いられるめっきボンディングワイヤテープキャリアのめっきパターンの一実施例の全体図を示す図である。

【図3】本発明に用いられるめっきボンディングワイヤの一実施例拡大斜視図である。

【図4】図3に示されるめっきボンディングワイヤのA-A線断面図である。

【図5】本発明の半導体装置におけるめっきボンディングワイヤによる接続の方法を示す斜視図である。

【図6】本発明に用いられるめっきボンディングワイヤの別の実施例拡大斜視図である。

【図7】図6に示されるめっきボンディングワイヤのB-B線断面図である。

【図8】ワイヤボンディング方式の従来の半導体装置の断面図である。

【図9】従来のワイヤボンディングの方法を示す斜視図である。

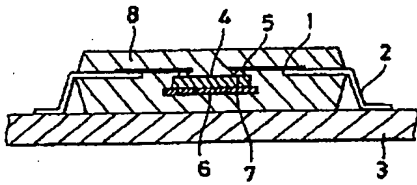
【符号の説明】

- 1 めっきボンディングワイヤ
- 2 リードフレーム
- 3 プリント基板
- 4 LSIチップ(ダイ)
- 5 パンプ
- 6 ダイパット
- 7 LSI電極
- 8 モールド樹脂
- 9 テープキャリア
- 10 ホトレジスト
- 11 めっきパンプ
- 12 蒸着膜
- 13 銅めっき膜
- 14 接続加熱ツール

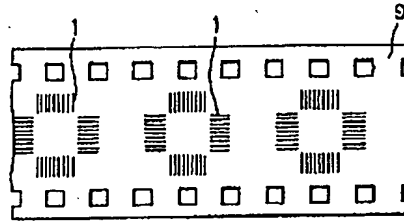
(6)

特開平4-328839

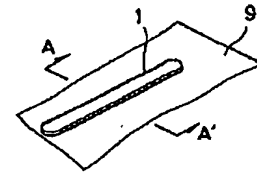
【図1】



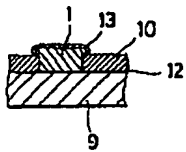
【図2】



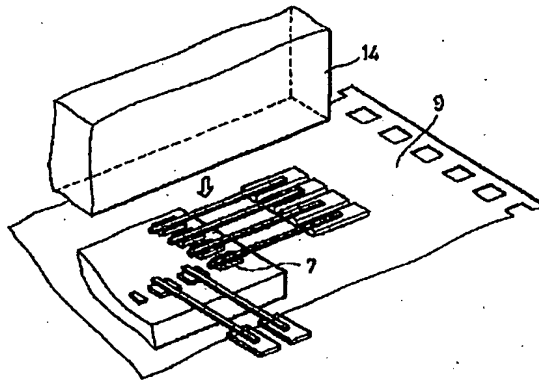
【図3】



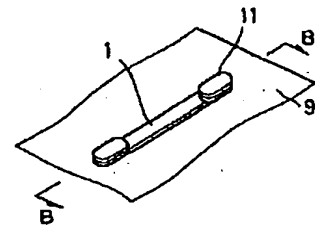
【図4】



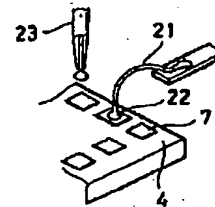
【図5】



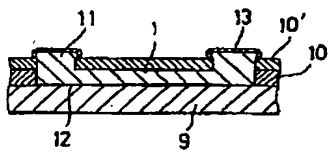
【図6】



【図9】



【図7】



【図8】

